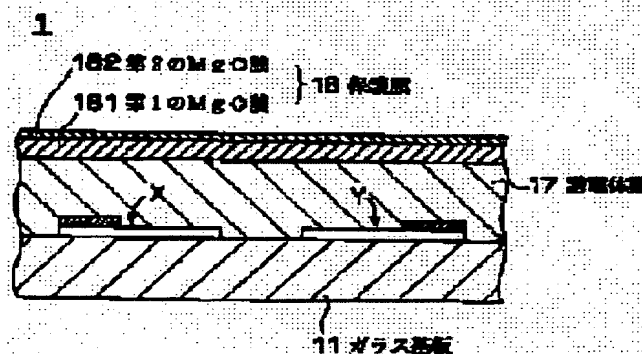


PLASMA DISPLAY PANEL AND FORMING METHOD OF PROTECTIVE FILM**Publication number:** JP10162743**Publication date:** 1998-06-19**Inventor:** NAKAHARA HIROYUKI**Applicant:** FUJITSU LTD**Classification:****- international:** H01J9/02; H01J11/00; H01J9/02; H01J11/00; (IPC1-7):
H01J11/00; H01J9/02**- european:****Application number:** JP19960322665 19961203**Priority number(s):** JP19960322665 19961203

Report a data error here

Abstract of JP10162743

PROBLEM TO BE SOLVED: To enhance durability of a protective film of a dielectric, and lengthen the service life by arranging the protective film of a plural-layer structure that contains a first magnesium oxide layer formed on a dielectric layer to cover a display electrode by a vacuum evaporation method and a second magnesium oxide layer formed on it by a sputtering method. **SOLUTION:** A protective film 18 of a dielectric layer 17 of a plasam display 1 is a thin film of a two-layer structure composed of a first magnesium oxide layer 181 and a second magnesium oxide layer 182 to contact with a discharge space is formed by a sputtering method, and is denser than the first magnesium oxide layer. Therefore, sputtering resistance of the protective film 18 is higher than a film of a single layer structure by a vacuum evaporation method. Progress of a film decrease in the protective film 18 in the initial stage is slow in a duration of service up to reaching a finish of the service life from a start of use of the plasma display.



Data supplied from the esp@cenet database - Worldwide

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-162743

(43) 公開日 平成10年(1998) 6月19日

(51) Int.Cl.⁶

H 0 1 J 11/00
9/02

識別記号

F I

H 0 1 J 11/00
9/02

C
F

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願平8-322665

(22) 出願日 平成8年(1996)12月3日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 中原 裕之

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 弁理士 久保 幸雄

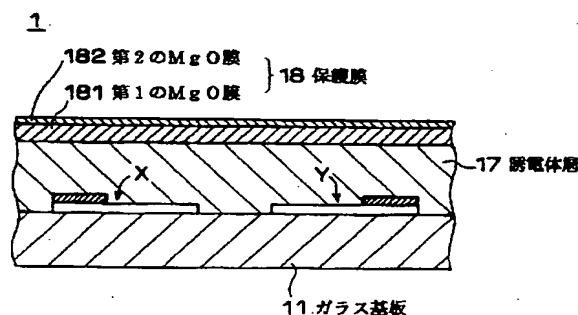
(54) 【発明の名称】 プラズマディスプレイパネル及び保護膜の形成方法

(57) 【要約】

【課題】誘電体層の保護膜の耐久性を高め、長寿命化を図ることを目的とする。

【解決手段】表示電極X、Yを被覆する誘電体層17を有したPDP1において、誘電体層17の上に、真空蒸着法により第1の酸化マグネシウム層181を形成し、さらに第1の酸化マグネシウム層181の上にスパッタリング法により第2の酸化マグネシウム層182を形成し、保護膜18を複層構造とする。

PDPの要部の構造を示す図



【特許請求の範囲】

【請求項1】表示電極を被覆する誘電体層の上に、真空蒸着法により形成された第1の酸化マグネシウム層と当該第1の酸化マグネシウム層の上にスパッタリング法により形成された第2の酸化マグネシウム層とを含む複層構造の保護膜が設けられてなることを特徴とするプラズマディスプレイパネル。

【請求項2】プラズマディスプレイパネルにおける誘電体層の保護膜の形成方法であって、前記誘電体層の上に前記保護膜の一部となる第1の酸化マグネシウム層を真空蒸着法によって形成し、形成された前記第1の酸化マグネシウム層を真空雰囲気外に晒すことなく、引き続き前記保護膜の他の部分となる第2の酸化マグネシウム層を前記第1の酸化マグネシウム層の上にスパッタリング法によって形成することを特徴とする誘電体層の保護膜の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示電極を被覆する誘電体層を有したプラズマディスプレイパネル（PDP）及び誘電体層の保護膜の形成方法に関する。

【0002】近年、PDPは、液晶デバイスよりも動画表示に適していることから、カラー画面が実用化されたことと相まって、テレビジョン映像やコンピュータのモニターなどの用途で広く用いられるようになってきた。また、ハイビジョン用の大画面フラット型デバイスとして注目されている。このような状況の中で、長寿命化が進められている。

【0003】

【従来の技術】AC型PDPでは、セルで放電を生じさせるための一対の電極が低融点ガラスなどの誘電体層で被覆され、さらに誘電体層の表面に放電時のイオン衝撃による損傷を防止するための耐熱性の保護膜が設けられている。保護膜は放電空間に接することから、その材質及び膜質が放電特性に大きな影響を与える。一般に、保護膜材料として酸化マグネシウム（MgO：マグネシア）が用いられている。MgOは二次電子放出係数の大きい金属酸化物であり、これを用いることにより放電開始電圧が下がって駆動が容易になる。

【0004】MgO膜の形成方法としては、真空蒸着法、印刷法、スプレー法、スパッタリング法が知られている。これらの方法のうち、従来では、一般に真空蒸着法が用いられていた。印刷法及びスプレー法は大面積の膜形成が容易であるものの、放電特性の安定の妨げとなる有機溶剤成分などの不純物が残留し易く、信頼性の点で不利である。スパッタリング法は、真空蒸着法と同様の真空成膜法の一つであって信頼性が高く、真空蒸着法と比べて緻密な膜の形成が可能であるものの、材料のMgOがスパッタリングされにくい物質であるため、成膜速度が小さく量産性の点で劣る。

【0005】

【発明が解決しようとする課題】上述のように真空蒸着法を用いて厚さ1 μ m程度のMgO膜で誘電体層を被覆することにより、10000時間の寿命が実現されている。しかし、寿命はより長い方が望ましい。また、高精細化を図ろうとすると、放電ギャップの縮小にともなってイオン衝撃が増大するので、MgO膜のスパッタの進行が速まって寿命が短くなってしまふ。MgO膜が削れて薄くなる膜減りが進行して誘電体層が露出すると、放電開始電圧が大幅に上昇して駆動不能になる。寿命を延ばすために膜厚を増大すると、クラックが発生し易くなる。

【0006】本発明は、誘電体層の保護膜の耐久性を高め、長寿命化を図ることを目的としている。

【0007】

【課題を解決するための手段】誘電体層の保護膜として酸化マグネシウム膜を設ける際に、成膜方法として真空蒸着法とスパッタリング法とを用いる。真空蒸着法を用いることにより、成膜速度がスパッタリングに比べて大きいことから、十分に厚く膜減りの許容量が大きい膜を比較的短時間で形成することができる。また、スパッタリング法を用いることにより、耐スパッタ性に優れた緻密な膜を形成することができる。まず真空蒸着法で成膜し、続いてスパッタリング法で成膜すれば、成膜時間の長期化を避けつつ所定の膜厚を確保し、且つ表層部を緻密にして全体として保護膜の耐久性を高めることができる。真空蒸着法による膜を設けた後にそれを下地としてスパッタリング法で成膜すると、誘電体層の上に直にスパッタリング法で成膜する場合と比べて、結晶性及び緻密性により優れた膜を得ることができる。さらに、真空蒸着とスパッタリングとを真空中で連続的に行うことにより、すなわち真空蒸着で得られた膜を真空外に晒すことなく真空蒸着に引き続いてスパッタリングを行うことにより、不純物吸着や表面変質などの不具合の発生を避け、結晶方位のそろった良質の膜を形成することができる。

【0008】請求項1の発明のPDPは、表示電極を被覆する誘電体層の上に、真空蒸着法により形成された第1の酸化マグネシウム層と当該第1の酸化マグネシウム層の上にスパッタリング法により形成された第2の酸化マグネシウム層とを含む複層構造の保護膜が設けられたものである。

【0009】請求項2の発明の方法は、プラズマディスプレイパネルにおける誘電体層の保護膜の形成方法であって、前記誘電体層の上に前記保護膜の一部となる第1の酸化マグネシウム層を真空蒸着法によって形成し、形成された前記第1の酸化マグネシウム層を真空雰囲気外に晒すことなく、引き続き前記保護膜の他の部分となる第2の酸化マグネシウム層を前記第1の酸化マグネシウム層の上にスパッタリング法によって形成するものであ

る。

【0010】

【発明の実施の形態】図1は本発明に係るPDP1の内部構造を示す分解斜視図である。例示のPDP1は面放電形式のAC型PDPである。前面側のガラス基板11の内面に、マトリクス表示のライン毎に一对のサステイン電極X、Yが配列されている。サステイン電極X、Yは、それぞれが透明導電膜41と金属膜42とからなり、AC駆動のための厚さが50 μ m程度の誘電体層17によって放電空間30に対して被覆されている。誘電体層17の材料はPbO系低融点ガラスである。誘電体層17の表面には保護膜18として本発明に特有の2層構造のMgO膜が形成されている。一方、背面側のガラス基板21の内面には、アドレス電極A、隔壁29、及びカラー表示のための3色(R、G、B)の蛍光体層28R、28G、28Bが設けられている。隔壁29によって放電空間30がライン方向にサブピクセルEU毎に区画され、且つ放電空間30の間隙寸法が一定値に規定されている。放電空間30には、ネオンに微量のキセノンを混合したベニングガスが充填されている。

【0011】表示の1ピクセル(画素)EGは、ライン方向に並ぶ3つのサブピクセルEUからなる。隔壁29の配置パターンがストライプパターンであることから、放電空間30のうちの各列に対応した部分は、全てのラインに跨って列方向に連続している。各列内のサブピクセルEUの発光色は同一である。PDP1では、サブピクセルEUの点灯(発光)/非点灯の選択(アドレッシング)に、アドレス電極Aとサステイン電極Yとが用いられる。すなわち、ライン順次に画面走査が行われ、サステイン電極Yと表示内容に応じて選択されたアドレス電極Aとの間での放電によって所定の帯電状態が形成される。アドレッシングの後、サステイン電極Yとサステイン電極Xとに交互に所定波高値のサステインパルスを印加すると、アドレッシング終了時点で所定量の壁電荷が存在したセルで、基板面に沿った面放電が生じる。面放電で発生した紫外線により蛍光体層28R、28G、28Bが局部的に励起されて発光する。蛍光体層28R、28G、28Bで発光しガラス基板11を透過する可視光が表示光となる。

【0012】図2はPDP1の要部の構造を示す図、図3は保護膜18の耐久性を示すグラフである。図3の実線は本実施例における経時変化を示し、鎖線は従来例における経時変化を示している。

【0013】PDP1において、誘電体層17の保護膜18は、厚さが約1 μ mの第1のMgO層181と厚さが約1000 \AA の第2のMgO層182とからなる2層構造の薄膜である。第1のMgO層181は真空蒸着法によって形成されている。第2のMgO層182はスパッタリング法によって形成されており、第1のMgO層181に比べて緻密である。放電空間30と接する第2

のMgO層182が緻密であることから、保護膜18の耐スパッタ性は従来の真空蒸着法による単層構造の膜より高い。つまり、PDP1では、使用開始から寿命に達するまでの使用期間の初期の段階での保護膜18の膜減りの進行が遅く、その結果として寿命が延びる。具体的には、図3のように従来例では使用期間が6000時間を越えた頃から残存する保護膜の厚さが不十分となって放電開始電圧が徐々に高くなり、駆動不能になる寿命が約10000時間であった。これに対して、本発明を適用すると、10000時間まで放電開始電圧の上昇はみられず、寿命は約20000時間と約2倍になる。なお、第2のMgO膜182の厚さをさらに大きくすれば、2倍以上の長寿化も可能である。

【0014】第1のMgO層181は、第2のMgO層182が削れて消失した後も一定の期間は保護膜18が残存するように必要な膜厚を確保する役割をもつ。また、スパッタリング成膜の結晶性を良好にして第2のMgO層182の耐スパッタ性をより高める下地として作用する。保護膜18の全体をスパッタリング法によって形成することが考えられるが、そうすると、スパッタリングの成膜速度は真空蒸着に比べて桁違いに小さいので生産性が大幅に低下してしまう。生産性の低下を避けなおかつ耐久性を高めるには、真空蒸着とスパッタリングとを併用する必要がある。

【0015】保護膜18の形成の要領は以下のとおりである。まず、誘電体層17の上に真空蒸着法によって第1のMgO膜181を形成する。このとき、特開平7-296718号公報に開示されているように、蒸着室に酸素を導入し、酸素イオンを形成面に照射する手法を用いて結晶性及び配向性を制御する。成膜速度は30 \AA /秒程度であり、1 μ mの成膜を5~6分で終わることができる。第1のMgO膜181を外気などの非真空環境に晒すことなく、ワークを蒸着室からスパッタリング室へ搬送し、第2のMgOマトリクス182を形成する。このとき、酸素ガスをプラズマ化する反応性RFスパッタリング法を用いる。成膜速度は1 \AA /秒程度であり、1000 \AA の成膜の所要時間は約20分である。スパッタリングにおいては、ワークを搬送しながら結晶成長をさせるいわゆる通過成膜手法を採用し、MgOターゲットの枚数を増やすことにより、成膜時間を短縮することができる。真空蒸着とスパッタリングとを真空中で連続的に行うことにより、MgO膜181への不純物の吸着が防止され、保護膜18の膜質が良好になる。

【0016】図4は本発明に係る成膜装置90の構成図である。成膜装置90は、仕込み室91、加熱室92、蒸着室93、調圧室94、スパッタリング室95、及び取り出し室96を順にU字状に配置したインライン型設備であり、ワークであるガラス基板11の搬入口98と搬出口99とが隣接するように構成されている。搬入口98、搬出口99、及び隣接する室の間には、ゲートバ

10

20

30

40

50

10

【0018】

X, Y サステイン電極 (表示電極)

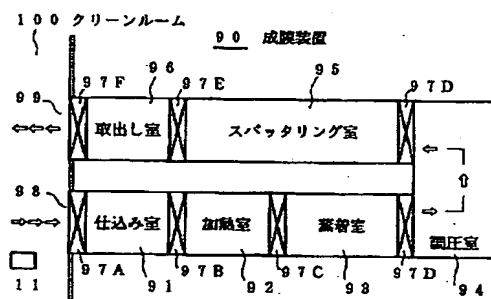
Figure 1 consists of two vertically aligned graphs sharing a common x-axis representing '使用時間 (放電時間) [hour]' (Usage time (discharge time) [hour]).

The top graph's y-axis is '電圧変化率 (任意単位)' (Voltage change rate (arbitrary unit)). It shows two curves: a dashed line for the '従来例の寿命' (Life span of the prior art example) and a solid line for the '本発明における寿命' (Life span of the present invention). Both curves start at a constant voltage change rate and then rise sharply. The solid line rises later than the dashed line, indicating a longer life span.

The bottom graph's y-axis is '膜減り量 [μm]' (Film thickness reduction [μm]). It shows two curves: a dashed line for '蒸着膜の膜減り' (Evaporated film thickness reduction) and a solid line for 'スパッタ膜の膜減り' (Sputtered film thickness reduction). Both curves start at the origin and rise linearly. The dashed line has a steeper slope than the solid line. Vertical dashed lines from the top graph indicate the time points where the film thickness reduction reaches a critical level for each example.

【図4】

本発明に係る成膜装置の構成図



THIS PAGE BLANK (USPTO)